

TUGAS PROYEK ELEKTRONIKA DIGITAL 1

KELAS : 1 D4 TA

Hal-hal yang perlu diperhatikan dalam pengerjaan Proyek Elektronika Digital 1 :

1. Proyek ini memiliki bobot 20 % dari total nilai kuliah Elektronika Digital 1.
2. Setiap item proyek dikerjakan oleh satu grup (maximum 3 orang per-grup) dan setiap grup mengerjakan jenis tema yang berbeda dengan grup yang lain.
3. Proyek dibuat menggunakan Multisim ver 11.0.
4. Proyek dikumpulkan selambat-lambatnya tanggal **13 Juli 2015**, setelah tanggal tersebut tidak diterima.
5. Proyek dikumpulkan langsung ke dosen pengajar oleh seluruh mahasiswa dalam grup tersebut (akan dilakukan penilaian dan Tanya jawab seputar proyek yang dikerjakan). Apabila mahasiswa berhalangan hadir pada saat pengumpulan, tanpa ijin yang jelas, dianggap tidak bersedia untuk diberikan penilaian.

Kelengkapan Proyek :

1. Laporan resmi berisi :
 - a. Tujuan, peralatan dan teori dari proyek yang dibuat
 - b. Disain rangkaian (gambar rangkaian total, dengan EWB)
 - c. Hasil pengujian (Tabel Kebenaran)
 - d. Prosedur pengujian
 - e. Analisa
 - f. Biaya total pembuatan proyek
2. File hasil multisim.

Tema Proyek Elektronika Digital 1 (masing-masing grup pilih salah satu tema)

1. Disain sebuah rangkaian *Parallel Adder* yang dapat menjumlahkan dua bilangan biner 2 input. Gunakan rangkaian kombinasional untuk rangkaian tersebut. Displaykan setiap input dan output hasil penjumlahan dengan rangkaian seven segment.
2. Disain rangkaian *Code Converter* yang mengubah 4 bit input-inputnya menjadi 4 bit output dalam bentuk 2's complement-nya. Displaykan setiap input dan output hasil penjumlahan dengan rangkaian seven segment.
3. Buat rangkaian *Comparator* 4 input dan 3 output yang membandingkan input-inputnya dengan aturan sebagai berikut :
 $I_1 = AB \quad I_2 = CD$
Dan output yang dihasilkan adalah sebagai berikut :
 $L = 1 \text{ jika } I_1 < I_2$
 $G = 1 \text{ jika } I_1 > I_2$
 $E = 1 \text{ jika } I_1 = I_2$
Displaykan input-input dan output-output yang dihasilkan menggunakan probe dengan warna berbeda.
4. Buat rangkaian 3 bit *Odd Parity Generator*. Lengkapi dengan *checker*-nya. Displaykan masing-masing outputnya menggunakan probe dengan warna yang membedakan informasi asli, informasi sisipan dan bit Parity-nya.
5. Disain rangkaian BCD to BCD increment by 1. Displaykan outputnya menggunakan 7 segment. Perhatikan, untuk input desimal 10 s/d 15 outputnya selalu bernilai 0.
6. Disain rangkaian decoder 3x5 dengan hanya menggunakan gerbang NOR saja. Displaykan inputnya menggunakan seven segment sedangkan outputnya menggunakan LED.

7. Implementasikan rangkaian Full Adder menggunakan Decoder 3x8 dan beberapa rangkaian kombinasional. Rangkaian decoder 3x8 dibuat juga dari gerbang kombinasional. Displaykan inputnya menggunakan seven segment dan outputnya menggunakan probe.
8. Implementasikan fungsi konversi BCD ke seven segment menggunakan decoder 4 input 16 output 74LS154 dan beberapa gerbang kombinasional. Displaykan outputnya menggunakan 7 segmen dengan 7 input (a, b, c, d, e, f, g).
9. Implementasikan fungsi Canonical berikut ini:

$$F(W, X, Y, Z) = \Sigma(1, 3, 4, 11, 12, 13, 14, 15)$$
 menggunakan rangkaian multiplexer 8 to 1 yang terdiri dari gerbang-gerbang kombinasional. Displaykan inputnya menggunakan seven segment dan outputnya menggunakan probe.
10. Disain sebuah rangkaian multiplexer 8x1 yang dibentuk dari dua buah multiplexer 4x1 (Dual 4-line to 1-line Multiplexer 74153). Gunakan Enable input untuk mengaktifkan salah satu dari kedua multiplexer tersebut. Displaykan hasilnya menggunakan LED.
11. Implementasikan fungsi Canonical berikut ini: $F(X, Y, Z) = \Sigma(0, 1, 3, 7)$ menggunakan rangkaian multiplexer 4 to 1 yang terdiri dari gerbang-gerbang kombinasional. Displaykan inputnya menggunakan seven segment dan outputnya menggunakan probe.

Keterangan:

Semua input menggunakan simbol switch 2 kaki.

Cara Penilaian Proyek :

1. Pengujian hasil simulasi dengan Multisim (dikumpulkan dalam bentuk file) : 75%
2. Laporan resmi : 25 %